

PN - JP7306389 A 19951121
TI - OPTICAL SHUTTER ELEMENT AND ITS PRODUCTION AND OPTICAL SHUTTER DEVICE AND HEAD FOR IMAGE WRITING
AB - PURPOSE: To form a shutter array to have a large area and to enable low- voltage driving by forming a laminated structure of a first electrode layer and a ferroelectric crystal thin film as one unit and forming a second electrode layer on at least one unit of the laminated structure.
- CONSTITUTION: This optical shutter element is obtd. by successively laminating the first electrode layer 12, the crystallized PLZT thin film (crystallized PLZT ceramic thin film) 13 and the second electrode layer 14 on a prescribed substrate (for example, SiO₂ substrate, more specifically, heat-resistant glass substrate). In such a case, the plane shape of the substrate 11 is formed to, for example, in a square shape. The first electrode layer 12, the crystallized PLZT thin film 13 and the second electrode layer 14 are formed in a line shape and at least one (n pieces in this case) of these line-shaped lamination units shutter array is formed to have a large area and low-voltage driving is realized.
I - G02F1/055
PA - RICOH CO LTD
IN - AKIYAMA ZENICHI
ABD - 19960329
ABV - 199603
AP - JP19940120640 19940510

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-306389

(43)公開日 平成7年(1995)11月21日

(51)Int.Cl.⁶

G 0 2 F 1/055

識別記号

庁内整理番号

F I

技術表示箇所

5 0 5

審査請求 未請求 請求項の数 7 FD (全 12 頁)

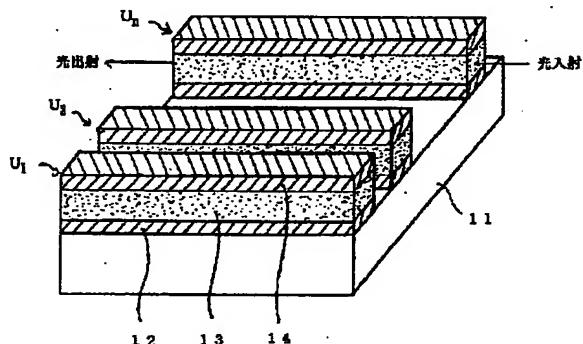
(21)出願番号	特願平6-120640	(71)出願人	000006747 株式会社リコー 東京都大田区中馬込1丁目3番6号
(22)出願日	平成6年(1994)5月10日	(72)発明者	秋山 善一 東京都大田区中馬込1丁目3番6号 株式会社リコー内
		(74)代理人	弁理士 植本 雅治

(54)【発明の名称】 光シャッタ素子並びにその製造方法並びに光シャッタ装置および画像書込用ヘッド

(57)【要約】

【目的】 アレイの大きさを大面積のものにすることができる、また、400 dpi以上の高密度化、5Vの低電圧駆動を実現可能な実用化に適した光シャッタ素子を提供する。

【構成】 本発明の光シャッタ素子は、所定の基板(例えば、SiO₂基板(より具体的には、例えば耐熱性ガラス基板))11上に、第1の電極層12、結晶化PLZT薄膜(結晶化PLZTセラミックス薄膜)13、第2の電極層14が順次に積層されて形成されている。



1

2

【特許請求の範囲】

【請求項1】 所定のパターンに形成された第1の電極層と電気光学効果を有する強誘電体結晶薄膜との積層構造を1単位とし、該積層構造が基板上に少なくとも1単位積層されており、少なくとも1単位の積層構造上に第2の電極層が形成されていることを特徴とする光シャッタ素子。

【請求項2】 請求項1記載の光シャッタ素子において、前記積層構造は、基板上に、ライン状に所定の間隔をへだてて少なくとも1つ形成されていることを特徴とする光シャッタ素子。

【請求項3】 基板上に第1の電極層をパターン形成し、該第1の電極層上に電気光学効果を有する強誘電体結晶薄膜を選択的に結晶成長させ、前記第1の電極層と前記強誘電体結晶薄膜との積層構造を1単位とするとき、該積層構造を少なくとも1単位形成し、少なくとも1単位の積層構造上に第2の電極層を形成する光シャッタ素子の製造方法であって、前記積層構造は、フォトリソグラフィー・エッチング手法により、自己整合的に形成されることを特徴とする光シャッタ素子の製造方法。

【請求項4】 請求項3記載の光シャッタ素子の製造方法において、前記積層構造の強誘電体結晶薄膜を金属有機化合物を用いた塗布、焼成による製膜法で形成することを特徴とする光シャッタ素子の製造方法。

【請求項5】 請求項1または請求項2記載の光シャッタ素子を接合するための接合面と、該接合面に光シャッタ素子が接合されたときに光シャッタ素子の強誘電体結晶薄膜から射出される出射光の方向を変えるための反射面とを有する偏向素子が設けられており、該偏向素子の接合面に前記光シャッタ素子を接合させて構成されることを特徴とする光シャッタ装置。

【請求項6】 請求項5記載の光シャッタ装置において、前記偏向素子は、(100)シリコンウェハーを用いて形成されており、該(100)シリコンウェハーを異方性エッチングすることにより形成される(111)面を反射面として用い、さらに光シャッタ素子の形成されない部分には遮光構造が形成していることを特徴とする光シャッタ装置。

【請求項7】 請求項5記載の光シャッタ装置が千鳥格子状に複数本配列されて構成されていることを特徴とする画像書込用ヘッド。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、光プリンタなどに利用される光シャッタ素子並びにその製造方法並びに光シャッタ装置および画像書込用ヘッドに関する。

【0002】

【従来の技術】 走査露光装置は、電子写真方式を始めとする銀塩、サイカラー方式等を用いた光プリンタの重要な要素である。これらの技術には、レーザービームを印

10

20

30

40

50

字幅方向に走査する機械走査方式と、必要な数の印字素子をアレイ状に並べて、これを電気的に走査する固体走査方式がある。固体走査方式は、機械走査方式に用いられる走査光学系が不要なため、装置の小型化が可能であり、また画素ずれ等もなく、高い信頼性が得られ易い。固体走査方式には、印字素子としてアレイ状に並べられた発光素子(LED: light emitting diode, FL: fluorescence, EL: electroluminescence, PD: plasma)を用いるもの(発光型)とLCS(liquid crystal shutter)に代表される光制御型がある。

【0003】 これらの各方式では、発光波長、強度の制約(発光型)、応答速度の限界(光制御型)等の理由から、適用範囲が限定されている。例えば電子写真プロセスへの応用では感光材料などが限定される。

【0004】 ところで、固体走査方式の走査露光素子としてのPLZT光シャッタアレイは、PLZTセラミックスの強誘電体結晶材料を用い、電界による複屈折の発生とその制御による所謂電気光学効果を利用したものであり、光制御素子の持つ特徴、すなわち可視光の利用、波長選択と、発光型の特徴である高速応答とを併せ持つことから、特に電子写真プロセスへの応用が進められてきた。

【0005】 図1は、2次電気光学効果を用いたPLZT光シャッタ素子の基本構成を示す図である。図1を参照すると、PLZT光シャッタ素子は、PLZTセラミックス材料からなるPLZT部1の対向する2面に電極2、3が形成され、PLZT部1には、光の進行方向と直交する方向に電界Eが印加される。また光の入射側、出射側には、直交ニコルに交差した偏光板(偏光子)P、Aがそれぞれ配置されている。なお、各偏光板P、Aの偏光方向は電界Eと45度の角度をなしている。

【0006】 PLZT部1に電圧Vを印加した時、出射側の偏光板Aを通過する直線偏光の光量(出射光量)I_oは、入射側の偏光板Pを通過した直線偏光の光量(入射光量)をI_i、光波長をλとするとき、次式のようになる。

【0007】

$$[数1] I_o = I_i \cdot \sin^2(\Gamma \cdot \pi/\lambda)$$

【0008】 ここで、Γは、次式のように、PLZT部1の内部に形成される電界Eにより誘起される複屈折△nと、複屈折が生じている領域の光路方向の長さ(光路長)Lとの積であり、リタデーションと呼ばれる。

【0009】

$$[数2] \Gamma = \Delta n \cdot L$$

【0010】 また複屈折△nは、PLZTの2次電気光学定数(Keer定数)Rと屈折率nから、次式のように表わされる。

【0011】

$$[数3] \Delta n = -n^3 \cdot R \cdot E^2 / 2$$

【0012】 電界EはV/d(V:印加電圧、d:電極

間隔) であるから、上記数1, 数2, 数3から出射光量 I_o と入射光量を I_i との関係は、次式のようになる。

【0013】

【数4】 $I_o = I_i \cdot \sin^2 (-n^3 \cdot R \cdot L \cdot \pi \cdot V^2 / 2 \cdot \lambda \cdot d^2)$

【0014】 従って、出射光量が最大となるときの印加電圧 V は、次式のようになり、PLZT固有の定数(2次電気光学定数 R 、屈折率 n)、電極2, 3間の間隔 d 、光路長 L および光波長 λ で決まる。

【0015】

【数5】 $V = d \cdot [\lambda / (n^3 \cdot R \cdot L)]^{1/2}$

【0016】 これを半波長電圧 ($V_{1/2}$) と呼び、PLZT光シャッタの実用化においては、この電圧値をいかに低くするかがポイントとなる。

【0017】 図2(a), (b) は従来の一般的なPLZT光シャッタ素子の構造を示す図である。PLZT光シャッタ素子はその電極の構造により平面型と溝型の2種類に大別できる。

【0018】 図2(a) は平面型のPLZT光シャッタ素子の構造を示す図であり、平面型のPLZT光シャッタ素子は、PLZT部1上に電極2, 3が形成されている。また、図2(b) は溝型のPLZT光シャッタ素子の構造を示す図であり、溝型の光シャッタ素子は、PLZT部1の溝4に電極2, 3が形成されている。

【0019】 平面型のPLZT光シャッタ素子は、電極を簡単に形成できるが、電界の発生が、PLZT部1表面のごく近傍に限られることから、複屈折が誘起される領域、すなわち電気光学効果が有効に作用する光路が短く、従って、高い動作電圧が必要となる。また、多数のシャッタをアレイ状に形成する場合には、シャッタ相互間のクロストークが大きくなりやすい。これに対して、溝型のPLZT光シャッタ素子は、平面型と比較して電極形成がやや難しいが、光路長が比較的長く取れるために動作電圧を低くすることが可能であり、クロストークの発生も平面型に比べれば少なく、シャッタ性能の向上が図りやすい。

【0020】

【発明が解決しようとする課題】 ところで、個々のシャッタを印字データに応じて独立に“開閉”させて印字する用途に光シャッタアレイを用いる場合、1個のシャッタに1個の駆動回路が必要である。さらに高い印字品質を達成するためには、高密度に配列され、各シャッタが他のシャッタの動作の影響を受けない(クロストークがない)ことが要求される。シャッタの数に対応した多数の駆動回路を、シャッタとともにコンパクトに実装するには集積回路の利用が不可欠であり、従ってシャッタの半波長電圧を集積回路の耐電圧まで引き下げる必要がある。

【0021】 近年、このような要求に応えうる可能性を秘めたPLZT光シャッタアレイが報告されている(文50

献「NIKKEI NEW MATERIALS 1990年12月3日号 p. 54」)。この素子は、PLZT多結晶体を機械加工により切削して、ピット形成をしている。その構造は、溝型構造を発展させたもので、長い光路長を得るようにしており、駆動電圧50V, 1インチ当たり300ドット(300dpi)の性能を有している。

【0022】 しかしながら、このPLZT光シャッタアレイでは、アレイの大きさがPLZT多結晶体(パルク体)の大きさに限定されてしまい、例えば、A4サイズ、A3サイズ幅の大きさの素子を実現しようとする場合には接合しなければならず、解像度(400dpi以上)の増加に伴ない、接合のための位置合せなどが難しくなるという問題がある。

【0023】 また、解像度の増加に伴ない、集積回路による駆動素子数が増加するが、この時、上述のPLZT光シャッタアレイは、汎用の半導体集積回路に使用される電圧5Vよりもはるかに高い電圧50Vを必要とする集積回路となって、コストが高く、その半導体集積回路のチップ数の増加によって総合的な製品コストの増加を招き、実用化に適しない等の問題がある。

【0024】 本発明は、アレイの大きさを大面積のものにすることができる、また、400dpi以上の高密度化、5Vの低電圧駆動を実現することの可能な実用化に適した光シャッタ素子並びにその製造方法並びに光シャッタ装置および画像書込用ヘッドを提供すること目的としている。

【0025】

【課題を解決するための手段および作用】 上記目的を達成するため、本発明の光シャッタ素子は、従来の光シャッタ素子がPLZTセラミックス焼結体(パルク体)を加工して形成されていたのに対し、電気光学効果を有する強誘電体結晶薄膜(例えば高品位なPLZTセラミックス結晶薄膜)を基板上に製膜して形成されている。

【0026】 すなわち、請求項1記載の光シャッタ素子は、所定のパターンに形成された第1の電極層と電気光学効果を有する強誘電体結晶薄膜との積層構造を1単位とし、該積層構造が基板上に少なくとも1単位積層されており、少なくとも1単位の積層構造上に第2の電極層が形成されている。これにより、光シャッタアレイの大きさを大面積のものにし、また、低電圧駆動を実現することができる。

【0027】 また、請求項2記載の光シャッタ素子は、請求項1記載の光シャッタ素子において、積層構造が、基板上に、ライン状に所定の間隔をもつて少なくとも1つ形成されている。これにより、ライン幅、ライン間の間隔を例えば64μm以下のものにすることにより、400dpi以上の高密度化を実現できる。

【0028】 また、請求項3記載の発明は、基板上に第1の電極層をパターン形成し、該第1の電極層上に電気

光学効果を有する強誘電体結晶薄膜を選択的に結晶成長させ、上記第1の電極層と上記強誘電体結晶薄膜との積層構造をフォトリソグラフィー・エッチング手法により、自己整合的に形成し、光シャッタ素子を作製する。これにより、通常のフォトマスク合わせ、整合の必要がなく、容易にかつ正確に整合をとることができる。

【0029】また、請求項4記載の発明は、上記積層構造の強誘電体結晶薄膜を金属有機化合物を用いた塗布、焼成による製膜法で形成する。これにより、製膜を組成制御性良く行なうことができ、また、大面積の製膜が可能であり、さらには、比較的簡便な製造装置で製膜を行なうことができる。

【0030】また、請求項5記載の光シャッタ装置は、請求項1または請求項2記載の光シャッタ素子を接合するための接合面と、該接合面に光シャッタ素子が接合されたときに光シャッタ素子の強誘電体結晶薄膜から出射される出射光の方向を変えるための反射面とを有する偏向素子が設けられており、該偏向素子に前記光シャッタ素子を接合させて構成されている。このような偏向素子が設けられていることにより、光入射方向に対し出射方向を変えることができ、光変調結果を媒体に転写することができる。

【0031】また、請求項6記載の発明では、偏向素子は、(100)シリコンウェハーを用いて形成されており、該(100)シリコンウェハーを異方性エッチングすることにより形成される(111)面を反射面として用い、さらに光シャッタ素子の形成されない部分には遮光構造を形成している。これにより、必要な特性を持つ偏向素子を容易に得ることができる。

【0032】また、請求項7記載の画像書込用ヘッドは、請求項5記載の光シャッタ装置が千鳥格子状に複数本配列されて構成されている。これにより、PLZT光シャッタアレイを用いて、実用化に適したヘッドを実現できる。

【0033】

【実施例】以下、本発明の実施例を図面に基づいて説明する。図3、図4は本発明に係る光シャッタ素子の第1の実施例の斜視図、断面図である。図3、図4を参照すると、この第1の実施例の光シャッタ素子は、所定の基板(例えば、 S_1O_2 基板(より具体的には、例えば耐熱性ガラス基板))11上に、第1の電極層12、結晶化PLZT薄膜(結晶化PLZTセラミックス薄膜)13、第2の電極層14が順次に積層されて形成されている。

【0034】ここで、基板11の平面形状は、例えば正方形のものとなっている。また、図3、図4の例では、第1の電極層12、結晶化PLZT薄膜13、第2の電極層14は、ライン状に形成され、このライン状の積層単位が所定の間隔をへだてて、少なくとも1つ(図3、図4の例では、 $U_1 \sim U_n$ のn個)形成されている。

【0035】また、図5、図6は本発明に係る光シャッタ素子の第2の実施例の斜視図、断面図である。図5、図6を参照すると、この第2の実施例の光シャッタ素子も、第1の実施例の光シャッタ素子と同様の所定の基板11上に、第1の電極層22、結晶化PLZT薄膜(結晶化PLZTセラミックス薄膜)23、第2の電極層24が順次に積層されて形成されている。

【0036】ここで、基板11の平面形状は、例えば正方形のものとなっている。また、図5、図6の例では、第1の電極層22、結晶化PLZT薄膜23は、ライン状に形成され、このライン状の積層単位が所定の間隔をへだてて、少なくとも1つ(図5、図6の例では、 $S_1 \sim S_n$ のn個)形成されている。

【0037】また、この第2の実施例では、第2の電極層24は、全面に形成されている。なお、ライン状の積層単位 $S_1 \sim S_n$ 間の間隙(すなわち、第1の電極層22、結晶化PLZT薄膜23が形成されていない箇所)は、非結晶化PLZT薄膜25で形成されている。

【0038】また、図7は本発明に係る光シャッタ素子の第3の実施例の構成図である。なお、この第3の実施例の光シャッタ素子は、第1の実施例の光シャッタ素子と対応したものとなっており、図7において、図3、図4と対応した箇所には同じ符号を付している。図7を参照すると、この第3の実施例の光シャッタ素子は、所定の基板11上に、第1の電極層12、結晶化PLZT薄膜(結晶化PLZTセラミックス薄膜)13の積層構造が複数単位、積層されて形成され、この複数単位の積層構造上に第2の電極層14が形成されている。すなわち、前述の第1の実施例の光シャッタ素子では、下部電極12、結晶化PLZT薄膜13の積層構造が1単位だけ設けられており、すなわち単層のものとなっているのに対し、この第3の実施例では、この積層構造が複数単位、積層されて形成されている。

【0039】また、図8は本発明に係る光シャッタ素子の第4の実施例の構成図である。なお、この第4の実施例の光シャッタ素子は、第2の実施例の光シャッタ素子と対応したものとなっており、図8において、図5、図6と対応した箇所には同じ符号を付している。図8を参照すると、この第4の実施例の光シャッタ素子は、所定の基板11上に、第1の電極層22、結晶化PLZT薄膜(結晶化PLZTセラミックス薄膜)23の積層構造が複数単位、積層されて形成され、この複数単位の積層構造上に第2の電極層24が形成されている。すなわち、前述の第2の実施例の光シャッタ素子では、下部電極22、結晶化PLZT薄膜23の積層構造が1単位だけ設けられており、すなわち単層のものとなっているのに対し、この第4の実施例では、この積層構造が複数単位、積層されて形成されている。なお、第3、第4の実施例のように、積層構造を複数単位、積層することの利点は、駆動電圧を高めることなくシャッタの開口を大き

7

くとができることがある。

【0040】また、上述した第1乃至第4の実施例の光シャッタ素子においても、図1に示した光シャッタ素子と同様の偏光子P、Aを設けることができる。

【0041】次に、このような構造の光シャッタ素子の製造方法について説明する。本発明では、結晶化PLZT薄膜13を選択的結晶化成長により形成するため、sol-gel法を用いる。なお、sol-gel法とは、金属アルコキシド等の金属有機化合物を溶液系で加水分解、重縮合させて金属-酸素-金属結合を成長させ、この前駆体溶液を塗布し、最終的に焼結することにより完成させる無機酸化物の作製方法である。

【0042】sol-gel法によって酸化物セラミックスを作製する場合、具体的には基板上に金属有機化合物を含む溶液を塗布し、これを乾燥した後に焼結を行う。ここで、金属有機化合物としては、セラミックスを構成する金属元素のメトキシド、エトキシド、プロポキシド、ブトキシド等のアルコキシドやアセテート化合物などがある。なお、硝酸塩、塩化物などの無機塩でもよい。

【0043】これらを出発材料としてセラミックスを作製するには加水分解による重縮合反応を進める必要があるため、塗布溶液中には水および触媒としての酸、塩基等の適量の添加が必要となる。添加量は系により異なり、多すぎると反応が不均一に進行するために、得られる膜の質が不均質となりやすく、また、反応速度の制御が難しい。また、これらの添加量が少なすぎても好ましくなく、適量がある。塗布には、スピンドルコート法やディップコート法を用いることができる。スピンドルコート法の場合、溶液粘度が数cp～十数cpとなるように調整すると良い。さらにキレート剤等を添加しても良い。

【0044】コーティング後に焼結することにより結晶化が促進される。焼結温度は材料により異なるが、通常の金属酸化物粉末の焼成にかかる温度よりも低温で（通常のセラミックス焼結温度（1100～1300°C）よりも400～600°C程度低い温度で）、焼結ができる。これにより、形成される複合酸化物の組成ずれを防止できる。このような最適化されたsol-gel法においては、低温で大面積に組成が均一な良好な膜が得られること、また、基板との密着性に優れていること、また、どのような形状の基板にも比較的容易に製膜できること等の優れた特徴を有している。

【0045】なお、結晶化薄膜の作製法としては、溶液の塗布、焼成により作製できる方法であれば、sol-gel法以外の方法をも用いることができる。例えば、sol-gel法のかわりに、例えばMOD (metalo-organic deposition)法を用いることができる。MOD法は、sol-gel法と似た製法であり、やはり塗布、焼成により結晶化薄膜を得るものであるが、塗布液に金属塩を使用している点で多少の違いはある。また、MO

8

D法とsol-gel法の各々の特徴を組合せた作製法も可能である。

【0046】次に、本発明の光シャッタ素子のより具体的な作製例について説明する。

【0047】作製例1

図9(a)乃至(d)は光シャッタ素子の作製例1を示す図である。この作製例1では、図6に対応した光シャッタ素子を作製した。すなわち、先ず、石英基板(SiO₂基板)11上にPtスパッタ薄膜22'を0.1μm堆積させる(図9(a))。このとき、Pt/SiO₂界面での密着性を向上させるために、この界面にTi、Ta等の金属層を介在させてもよい。

【0048】次に通常のフォトリソグラフィー・エッチングにより、Ptスパッタ薄膜22'を加工して、個別化された第1の電極層22を作成する(図9(b))。具体的には、Ptスパッタ薄膜22'をライン状にエッチングして第1の電極層22を作成する。その際、第1の電極層22の幅(ライン幅)W₁を64μm、第1の電極層22間の間隙(スペース)W₂を64μmにすることができ、この場合は、400dpiの解像度に相当するものとなる。

【0049】このように基板11上に第1の電極層22をライン状に形成した後、PLZTセラミックス薄膜25を堆積させる(図9(c))。この製膜は通常の真空製膜や液相法で行なうことができる。PLZTセラミックスのような鉛を含むセラミックスでは、下地基板がPtの場合にはペロブスカイト結晶構造を取るが、下地基板がSiO₂等の場合には、鉛元素が不定比に固溶しガラス質を形成するために、電気光学効果を発現する結晶化セラミックスは得られない。特に、製膜をアモルファス状の堆積膜とし、その後熱処理により結晶化させるプロセスにおいては顕著になる。さらに好ましくは、sol-gel製膜による熱エネルギーにより結晶化セラミックスを得る方法においては、この選択的成長が顕著になる。従って、この具体例においては、これ以外にも前述した種々の特徴を有するsol-gel法による製膜を採用した。

【0050】すなわち、先ず、酢酸鉛、酢酸ランタン、ジルコニウムプロポキシド、チタンイソプロポキシドを出発材料として、また共通溶媒として酢酸を使用し、均一溶液を合成した。次いで、これに部分加水分解を行ない、これを塗布液とした。

【0051】この塗布液を、第1の電極層22の形成された基板11上にスピンドルコート法により塗布した。この際、焼成後の膜厚が0.2μm程度になるように塗布液濃度およびスピンドルコート回転数を調節した。

【0052】塗布、プレアニールを25回繰り返した後、本焼成を行なうことで結晶化セラミック膜の選択成長を行なった。

【0053】次いで、第2の電極層24としてAlを1

μm の厚さに堆積させた(図9(d))。しかる後、各ビットを独立駆動させるために、駆動用集積回路の実装を行なった。

【0054】このようにして得られたPLZTセラミックスの特性は以下の通りである。

PLZT組成: PLZT (9/65/35)

屈折率: $n = 2.45$

2次電気光学定数: $R = 9.8 \times 10^{-16} \text{ m}^2/\text{V}^2$

シャッタ構造: $d = 5 \mu\text{m}$, $L = 3 \text{ mm}$

【0055】このような素子においては、波長(λ)が633 nmでの半波長電圧は、前述の数5により、0.60 Vになり、シャッタ動作も約0.62 Vで出射光量/入射光量比 I_0/I_1 が 10^4 となった。

【0056】作製例2

図10(a)乃至(d), 図11(a)乃至(e)は光シャッタ素子の作製例2を示す図である。この作製例2では、図7に示したような積層構造をもつ光シャッタ素子を作製した。すなわち、先ず、図9(a), (b)に示したと同様にして、基板11上にパターン化(個別化)された第1の電極層(Ptパターン膜)12を形成し(図10(a)), このパターン化された第1の電極層12を有する基板11上に、スピンドルコート、乾燥、焼成により $5 \mu\text{m}$ の厚さのPLZTセラミックス薄膜13を堆積させた(図10(b))。

【0057】次に、ポジ型フォトマスク51をPLZTセラミックス薄膜13と同様にスピンドルコート、ブリベークした後、基板11の背面から露光を施す(図10(c))。このとき、第1の電極層12であるPtパターン膜が露光におけるフォトマスクの役割を果たすので、通常のフォトマスク合わせ、整合の操作は必要ない。

【0058】露光を施したポジ型フォトマスク51を現像すると、第1の電極層12であるPtパターン膜上のみにレジスト51が残る(図10(d))。このように、レジストパターン51は、自己整合的に(セルフアラインで)形成される。このレジストパターン51をマスクとして、PLZTセラミックス薄膜13のエッチングを行なう。エッチング工程は膜厚が $5 \mu\text{m}$ 以上のパターンにおいてはウェット加工が好ましく、それ以下の膜厚の場合にはドライエッチングを採用すると良い。この作製例2では、フッ酸、硝酸、酢酸、水の混酸にてエッチングをした。しかる後、レジスト51を剥離した(図11(a))。

【0059】このようにして、PLZTセラミックス薄膜13のエッチングを行ない、レジスト51を剥離した後、ネガ型のフォトマスクを用いたりソグラフィー工程に移る。すなわち、ネガ型フォトマスク52を塗布し、ブリベークした後に、図10(c)と同様に、基板11背面からの露光を行なう(図11(b))。このとき、第1の電極層12であるPtパターン膜が同様にフ

50

オトマスクの作用をするが、ネガ型のフォトマスクでは、現像すると、PLZT/Pt積層部以外のところにレジストパターン52が自己整合的に形成される(図11(c))。

【0060】しかる後、Pt電極層(第1の電極層)12を通常の製膜法により 1000 \AA 堆積させ(図11(d))、ネガレジスト除去と同時にレジスト上に堆積した金属膜ごと除去する所謂リフトオフ加工により、電極/PLZTセラミックス/電極/基板の積層体を形成する(図11(e))。

【0061】さらに、作製例2においては、図10(b)乃至図11(e)の工程を繰り返し行なって、図7に示したような2層の積層構造を作製し、次にA1を $1 \mu\text{m}$ 堆積し第2の電極層14を形成した。次いで、各ビットを独立駆動させるために、駆動用集積回路の実装を行なった。

【0062】この作製例2によって作製した光シャッタ素子では、作製例1と同様な特性が得られ、さらに、この作製例2の光シャッタ素子では、2層の積層構造としたことにより、開口率が2倍に増え、これにより、光を容易に入射させることができた。また、この作製例2では、フォトマスクパターンが自己整合的に形成され、フォトマスクパターンを形成するのに、フォトマスク合わせ、整合の操作を必要としないので、工程の歩留まりを向上させることができる。

【0063】作製例3

図12(a)乃至(d), 図13(a)乃至(b)は光シャッタ素子の作製例3を示す図である。この作製例3では、図8に示したような積層構造をもつ光シャッタ素子を作製した。この作製例3においても、図9(a), (b)に示したと同様にして、先ず、基板11上にパターン化された第1の電極層(Ptパターン膜)22を形成し(図12(a)), このパターン化された第2の電極層22を有する基板11上に、スピンドルコート、乾燥、焼成により $5 \mu\text{m}$ のPLZTセラミックス薄膜23を堆積させた(図12(b))。

【0064】次に、ネガ型フォトマスク61をPLZTセラミックス薄膜23と同様にスピンドルコート、ブリベークした後、基板11の背面から露光を施す(図12(c))。このとき、第1の電極層22であるPtパターン膜が露光におけるフォトマスクの役割を果たすので、通常のフォトマスク合わせ、整合の操作は必要ない。

【0065】露光を施したネガ型フォトマスク61を現像すると、第1の電極層22であるPtパターン膜上以外の場所にのみにレジスト61が残る(図12(d))。このように、レジストパターン61は、自己整合的に(セルフアラインで)形成される。

【0066】前述の作製例2では、次の段階でPLZTセラミックス層のエッチング工程があったが、この作製

例3では、PLZTが選択的に結晶成長する条件を制御してsol-gel製膜を行なうので、作製例2で行なったエッチング工程は必要ない。

【0067】レジストパターン61を形成した後、Pt電極層(第1の電極層)22を通常の製膜法により1000Å堆積させ(図13(a))、ネガレジスト除去と同時にレジスト上に堆積した金属膜ごと除去する所謂リフトオフ加工により、電極/PLZTセラミックス/電極/基板の積層体を形成する(図13(b))。

【0068】作製例3においては、図12(b)乃至図13(b)の工程を繰り返し行なって、2層の積層構造を作製し、次にAlを1μm堆積し、第2の電極層24を形成した。次いで、各ピットを独立駆動させるために、駆動用集積回路の実装を行なった。

【0069】この作製例3によって作製した光シャッタ素子でも、作製例1と同様な特性が得られ、かつ開口率が2倍に増えたことにより、光を容易に入射させることができた。また、この作製例3では、フォトレジストパターンが自己整合的に形成され、フォトレジストパターンを形成するのに、フォトマスク合わせ、整合の操作を必要としないので、工程の歩留まりを向上させることができる。さらに、この作製例3では、エッチング工程を省略することができて、工程の簡略化を図ることができた。

【0070】このように、上述した第1乃至第4の実施例の光シャッタ素子は、基板上にPLZTセラミックス薄膜13(23)を製膜して形成されるので、従来のようにPLZT焼結体を作製する場合に比べて、素子の大面積化を容易に実現することができる。

【0071】また、第1乃至第4の実施例の光シャッタ素子、すなわち光シャッタアレイはライン型であり、従って2次元的に製造することにより、その後のライン型切り出しによって、1枚の基板から多数の光シャッタが製造でき、量産性にも富んでいる。すなわち、前述の例のように、ライン幅を64μm、ライン間の間隙を64μmとすることで、400 dpiの解像度が得られるよう高密度化を図ることができる。

【0072】また、第1乃至第4の実施例の光シャッタ素子は、PLZTセラミックス薄膜13(23)を上部、下部の電極で挟んだサンドイッチ構造となっているので、駆動電圧が5V程度の低電圧であっても、PLZTセラミックス薄膜13(23)内に十分な電界強度を与えることができる。

【0073】また、このような光シャッタ素子は偏向ミラーなどの偏向素子と組合せて、光シャッタ装置として構成することも可能である。すなわち、偏向ミラーなどの偏向素子により、変調された光の出射後の方向を変えたり、あるいは、偏向素子と接合することで光路長を無制限に長くすることが可能であり、この場合には低電圧駆動が可能となる。

【0074】図14は、変調された光の出射後の方向を変えるための偏向素子の構成例を示す図である。図14の偏向素子は、(100)シリコンウェハー41を異方性エッチングにより加工したものとなっており、(100)シリコン基板表面を、第1、第2、第3、あるいは第4の実施例のような光シャッタ素子を接合するための接合面42として機能させ、また、異方性エッチングにより形成される(111)面にミラーを形成し、これを反射面(偏向ミラー)43として機能させるようになっている。

【0075】ここで、反射面(偏向ミラー)43は、可視光において十分な反射率を有する金属膜を(111)面に蒸着することで得ることができる。

【0076】また、(111)面に形成される反射面(偏向ミラー)43は、光シャッタ素子からの変調光に対して1ピットごとに対応して形成されることが望ましい。この場合、第1、第2、第3、あるいは第4の実施例の光シャッタ素子のようなアレイ状の素子を図15のように、(100)シリコン基板の接合面42に接合するとき(なお、図15には便宜上第2の実施例の光シャッタ素子が接合されている)、光シャッタ素子からの出射光は、(111)面に形成された反射面(偏向ミラー)43により、効率よく偏向される。この際、光シャッタ素子において変調のかからない部分(すなわち、例えば第2の実施例の光シャッタ素子においてライン状の積層単位S₁乃至S_n以外の部分)に対応した箇所には、シリコン異方性エッチング加工時に、遮光用の片持ち梁44を形成するのが良い。なお、この遮光用の片持ち梁は、シリコンウェハー41上に梁材料膜を堆積し、加工することで形成することができる。

【0077】このようにして形成された偏向素子では、(111)面上に形成された反射面(偏向ミラ一面)43は、(100)面、すなわち接合面42に対し約56°傾斜している。このため、図15のように光シャッタ素子を接合した場合、出射光は、偏向ミラーにおいて接合面42に対し垂直には偏向されずに、34°傾いて反射される。従って、出射光を基板面(接合面)に対し垂直の方向Zに反射させるため(垂直偏向させるため)、図16に示すように、光シャッタ素子を接合面42に対して34°の傾斜を与えて接合してもよい。また、34°の傾斜を精度良く与えるために、シリコン異方性エッチング時に、所定位置に所望する高さのシリコン残渣(シリコンマイクロピラミッド状、あるいはライン形状等の残渣)を形成しても良い。これにより、34°の角度調節を極めて容易にさせることができる。なお、第1乃至第4の実施例の光シャッタ素子をこのような偏向素子に接合する際、光シャッタ素子の入射側には偏光子Pが設けられ、また、光シャッタ素子の出射側、すなわち光シャッタ素子と偏向面43との間には偏光子Aが設けられているが、図15、図16では、偏光子P、Aにつ

いては、簡単のため図示していない。

【0078】図14に示したような構造の偏向素子は次のように作製することができる。先ず、(100)Siウェハー41にマスク用薄膜を堆積し、マスク用薄膜の所定部分に所定形状の開孔を設けた後、KOH等のアルカリエッティングを行なうと、(100)面と(111)面のエッティング速度が異なることにより(111)面が表面に出現する形で、異方的にエッティングができる。このとき、(100)面に対して(111)面は約56度の傾斜を持つ面として加工できる。この面はアルカリエッティングの最適化により、光学的に十分良好な平滑面を与える。従って、この(111)面に、可視光領域において十分な反射率を有する金属膜を堆積させる事により偏向ミラー43を形成できる。この偏向ミラーの特徴はPLZT光シャッタアレイの実装を容易にさせることは言うまでもない。

【0079】また、PLZT光シャッタ機能を有さない部分には、偏光子の直交関係により光は阻止されるが、迷光による漏れ光が通過する場合があり、光のコントラストを低下させる場合がある。このために、遮光構造として、遮光用の反射面を有する形状(片持ち梁形状)を採用した。

【0080】次に偏向素子のより具体的な作製手順を説明する。先ず、6インチSiウェハー上に所定の膜(例えばTa₂O₅膜)をスパッタリング法で1.5μm堆積させた。なお、この膜は、異方性エッティングに対するマスク材として機能するとともに、迷光の遮光用片持ち梁としても使用される。従って、膜の材料としては、耐アルカリ性のある材料で、容易に薄膜化が可能な材料であれば良く、窒化シリコン膜等でも良い。

【0081】フォトリソグラフィー・エッティングにより、片持ち梁形状を有するエッティングホールを開孔させた後、3重量%のKOH水溶液中で80℃の温度でウェハーの異方性エッティングを行なう。エッティング深さは処理時間の増加に比例し、6インチウェハーを使用した場合、その厚さは700μmであるから貫通エッティングによれば、700μm厚のミラーが得られる。

【0082】このような条件で10時間エッティングをし、エッティング面/表面間の深さ600μmの形状を作製した。

【0083】かかる後、(111)面(すなわち、偏向面)43、およびTa₂O₅梁にAl蒸着膜を堆積させ、偏向ミラー43および遮光面44を形成した。

【0084】なお、この作製例においては、貫通エッティングは行なわなかったが、貫通させ、(111)面で限定される三角形状の堤を作製し、別の基板に接合させても良い。

【0085】図17は、上述したような光シャッタ装置(光シャッタ素子を偏向素子と組合せた装置)を2本、千鳥格子状に配列した(1ビットずらして配列した)電

子写真記録方式の画像書込用ヘッドを示す図である。本願の発明者は、実際、このような画像書込用ヘッドを試作し、実験したところ、400dpi以上の高密度化が可能となり、また、各素子は1V以下の半波長電圧特性を有し、5Vの低電圧駆動を実現することができ、実用化に適していることを確認した。また、高品位結晶化薄膜を用いることにより、また積層構造を採用することにより、実用性のある素子を、量産性高く作製でき、特に電子写真記録方式における画像入力装置への応用に適し、非常に高い工業的価値を有するものであることが確認された。

【0086】なお、上述の各実施例では、電気光学効果を有する強誘電体結晶薄膜として、PLZTセラミックス薄膜を用いたが、PLZTセラミックス薄膜以外の強誘電体結晶薄膜を用いることも可能である。

【0087】

【発明の効果】以上に説明したように、請求項1記載の光シャッタ素子によれば、所定のパターンに形成された第1の電極層と電気光学効果を有する強誘電体結晶薄膜との積層構造を1単位とし、該積層構造が基板上に少なくとも1単位積層されており、少なくとも1単位の積層構造上に第2の電極層が形成されているので、光シャッタアレイの大きさを大面積のものにし、また、低電圧駆動を実現することができる。

【0088】また、請求項2記載の光シャッタ素子によれば、請求項1記載の光シャッタ素子において、上記積層構造が、基板上に、ライン状に所定の間隔をもつて少なくとも1つ形成されているので、ライン幅、ライン間の間隔を例えば64μm以下のものにすることにより、400dpi以上の高密度化を実現できる。

【0089】また、請求項3記載の発明によれば、基板上に第1の電極層をパターン形成し、該第1の電極層上に電気光学効果を有する強誘電体結晶薄膜を選択的に結晶成長させ、第1の電極層と強誘電体結晶薄膜との積層構造をフォトリソグラフィー・エッティング手法により自己整合的に形成するので、通常のフォトマスク合わせ、整合の必要がなく、容易にかつ正確に整合をとることができる。

【0090】また、請求項4記載の発明によれば、上記積層構造の強誘電体結晶薄膜を金属有機化合物を用いた塗布、焼成による製膜法で形成するので、製膜を組成制御性良く行なうことができ、また、大面積の製膜が可能であり、さらには、比較的簡便な製造装置で製膜を行なうことができる。

【0091】また、請求項5記載の発明によれば、請求項1または請求項2記載の光シャッタ素子を接合するための接合面と、該接合面に光シャッタ素子が接合されたときに光シャッタ素子の強誘電体結晶薄膜から出射される出射光の方向を変えるための反射面とを有する偏向素子が設けられており、該偏向素子に前記光シャッタ素子

を接合させて構成されているので、光入射方向に対し出射方向を変えることができ、光変調結果を媒体に転写することができる。

【0092】また、請求項6記載の発明では、偏向素子は、(100)シリコンウェハーを用いて形成されており、該(100)シリコンウェハーを異方性エッチングすることにより形成される(111)面を反射面として用い、さらに光シャッタ素子の形成されない部分には遮光構造が形成されているので、必要な特性を持つ偏向素子を容易に得ることができる。

【0093】また、請求項7記載の発明によれば、請求項5記載の光シャッタ装置が千鳥格子に複数本配列されて構成されているので、PLZT光シャッタアレイを用いて、実用化に適したヘッドを実現できる。

【図面の簡単な説明】

【図1】PLZT光シャッタ素子の基本構成を示す図である。

【図2】従来の一般的なPLZT光シャッタ素子の構造を示す図である。

【図3】本発明に係る光シャッタ素子の第1の実施例の斜視図である。

【図4】本発明に係る光シャッタ素子の第1の実施例の断面図である。

【図5】本発明に係る光シャッタ素子の第2の実施例の斜視図である。

【図6】本発明に係る光シャッタ素子の第2の実施例の断面図である。

【図7】本発明に係る光シャッタ素子の第3の実施例の構成図である。

【図8】本発明に係る光シャッタ素子の第4の実施例の構成図である。

【図9】本発明の光シャッタ素子の作製例を示す図である。

【図10】本発明の光シャッタ素子の作製例を示す図である。

【図11】本発明の光シャッタ素子の作製例を示す図である。

【図12】本発明の光シャッタ素子の作製例を示す図である。

【図13】本発明の光シャッタ素子の作製例を示す図である。

【図14】本発明の偏向素子の構成例を示す図である。

【図15】偏向素子の接合面に光シャッタ素子を接合させた状態を示す図である。

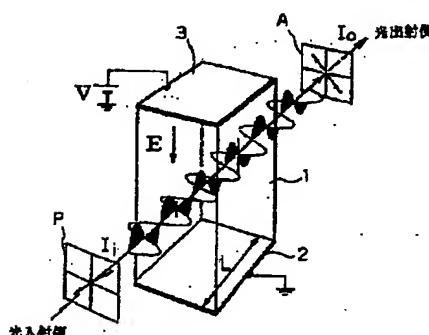
【図16】偏向素子の接合面に光シャッタ素子を接合させた状態を示す図である。

【図17】本発明の画像書込用ヘッドの構成例を示す図である。

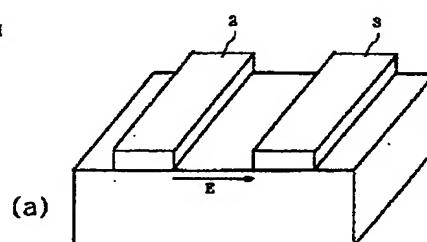
【符号の説明】

1 1	基板
1 2, 2 2	第1の電極層
1 3, 2 3	結晶化PLZT薄膜
1 4, 2 4	第2の電極層
1 5, 2 5	非結晶化PLZT薄膜
4 1	(100)シリコンウェハー
4 2	接合面
4 3	反射面(偏向ミラー)
4 4	遮光用の片持ち梁

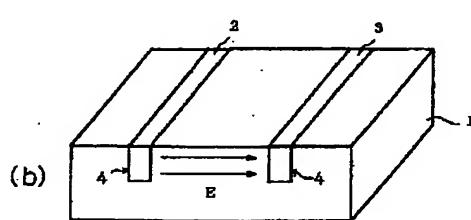
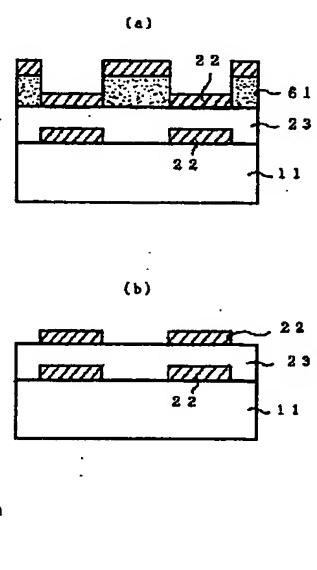
【図1】



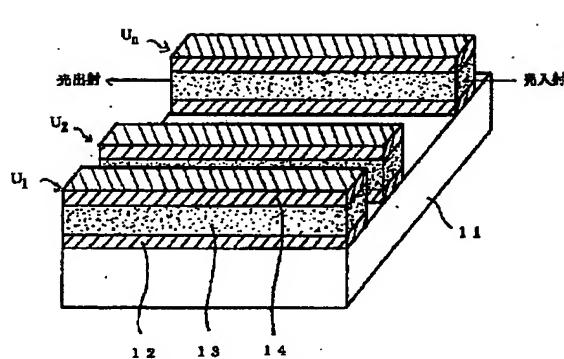
【図2】



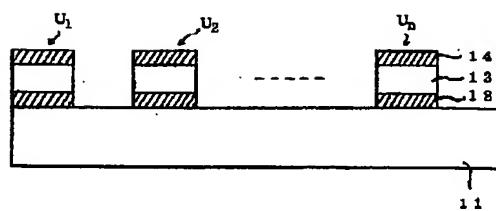
【図13】



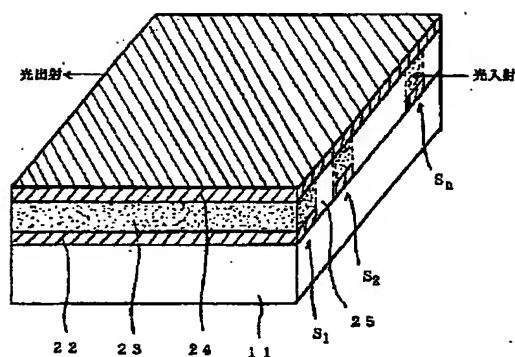
【図3】



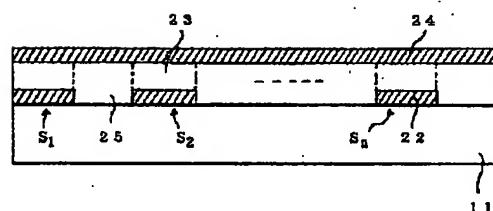
【図4】



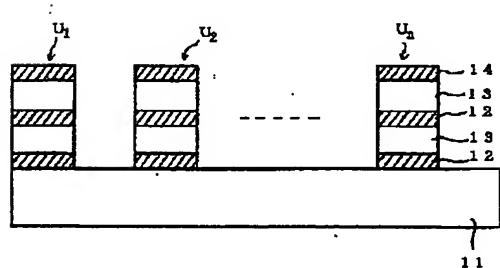
【図5】



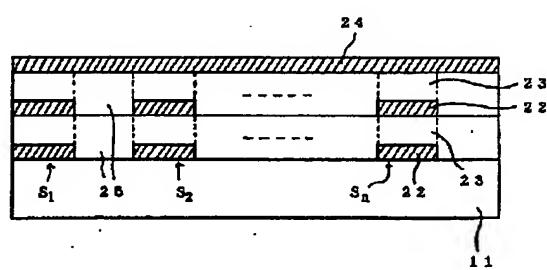
【図6】



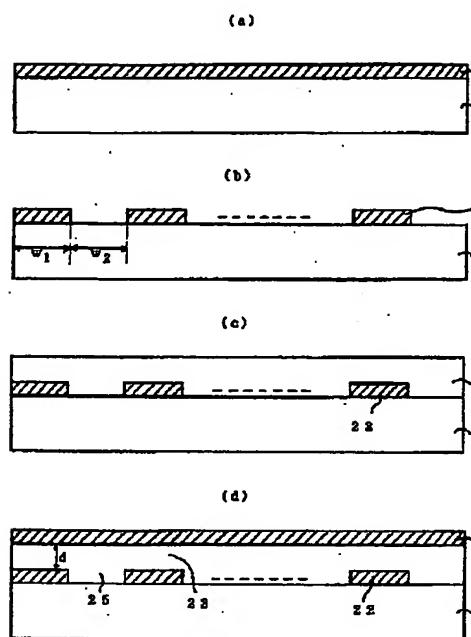
【図7】



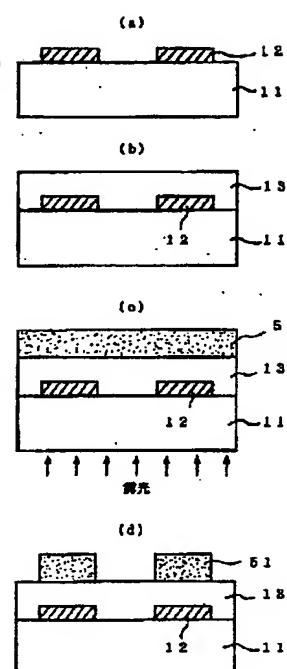
【図8】



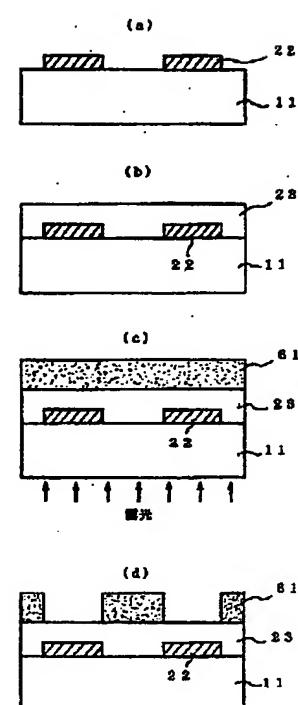
【図9】



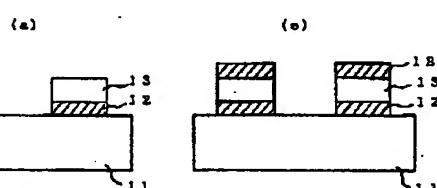
【図10】



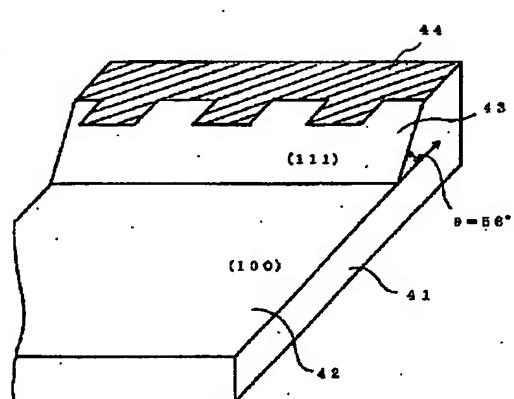
【図12】



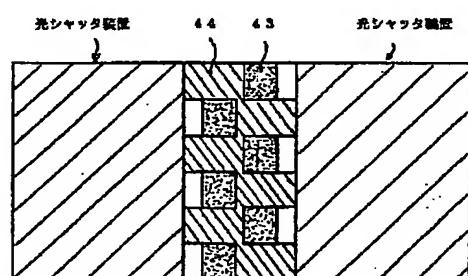
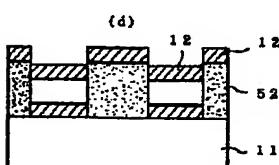
【図11】



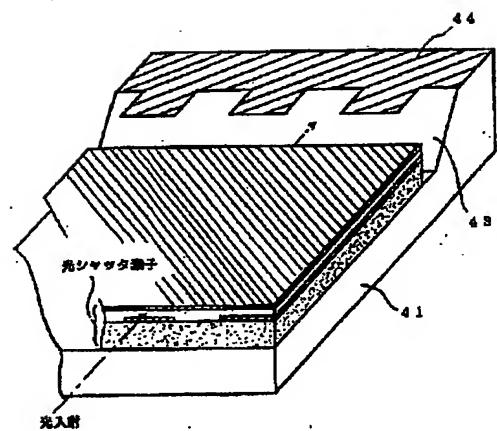
【図14】



【図17】



【図15】



【図16】

